

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許出願公告番号

特公平7-95346

(24) (44)公告日 平成7年(1995)10月11日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 T 9/20 11/40		7459-5L 9365-5L	G 0 6 F 15/ 70 15/ 72	3 3 5 Z 4 0 0

請求項の数1(全 11 頁)

(21)出願番号	特願昭63-42750	(71)出願人	999999999 日本電気株式会社 東京都港区芝5丁目7番1号
(22)出願日	昭和63年(1988)2月24日	(72)発明者	小口 哲司 東京都港区芝5丁目33番1号 日本電気株式会社内
(65)公開番号	特開昭64-1075	(72)発明者	大内 光郎 東京都港区芝5丁目33番1号 日本電気株式会社内
(43)公開日	昭和64年(1989)1月5日	(74)代理人	弁理士 京本 直樹 (外3名)
(31)優先権主張番号	特願昭62-44840	審査官	平井 誠
(32)優先日	昭62(1987)2月27日	(56)参考文献	特開 昭60-147883 (J P, A) 特開 昭58-191064 (J P, A)
(33)優先権主張国	日本 (J P)		

(54)【発明の名称】 画像処理装置

1

【特許請求の範囲】

【請求項1】表示メモリに格納された表示データをNビット単位で読み出し各ビットのデータを検出して図形の境界を検索する画像処理装置において、境界検索の開始点のデータに応じてMビット ( $0 \leq M \leq N - 1$ ) のマスク情報を発生するマスク情報発生回路と、前記表示メモリから読みだされたNビットの表示データのうち前記マスク情報に応じて所定ビットを非マスクデータとして出力するマスクゲート手段と、検索情報に応じて前記非マスクデータの低位ビットからデータ“1”の検索を行うか、前記非マスクデータの上位ビットからデータ“1”の検索を行うか、前記非マスクデータの低位ビットからデータ“0”の検索を行うかまたは前記非マスクデータの上位ビットからデータ“0”の検索を行うかの検索方法を選択し選択された検索方法に従って境界点位置情報を発生

2

する位置情報発生回路とを有することを特徴とする画像処理装置。

【発明の詳細な説明】

〔産業上の利用分野〕

本発明は表示メモリを管理し図形を描画する画像処理装置に関し、特にそのような処理装置に設けられて図形の境界を検索する境界検索回路に関する。

〔従来の技術〕

画像処理装置の機能の一つに閉ループによって規定された図形の内部又は外部を任意の模様で塗りつぶす機能がある。そのためには、その図形の境界を検索する必要がある。ディスプレイの表示画面の1ドットは表示メモリの1ビットにそれぞれ対応しているので、表示メモリの内容を1ワード単位で読み出し各ワードにおける各ビットのデータを検出して図形の境界を検索している。

従来技術による図形境界検索は次のようにして行なわれていた。

(1) 境界検索の開始点を与えこの開始点で指定されるビットを有する1ワードのデータを表示メモリから読み出しビットシフト命令を用いて開始点で指定されるビットのデータが「1」であるか「0」であるかを判定する。「1」であれば開始点を図形の境界であると見なし検索を中止しエラーメッセージ等を行なう。これは図形の左端境界および/又は右端境界を確定できないためである。

(2) 「0」である場合には、検索開始点で指定されるビットを含む1ワードのうち、検索開始点で指定されるビットから左端にあるビット(LSB)までの中に「1」を記憶しているビットがあるかどうかを、ビットシフト命令を使用して1ビットごとに判定する。

(3-A) 「1」を記憶しているビットを検出した場合には、そのビット位置を左端境界とする。そして、検索開始点から右方向への検索に入る。

(3-B) 一方、「1」を記憶しているビットが検出されなかった場合には、そのワードの左側に隣接する1ワードの内容を新たに読み出す。読み出したワードの右端ビット(MSB)から左端ビット(LSB)に至るまでビットシフト命令を使用して各ビットの内容が「1」であるか「0」であるかを判定する。

(3-C) 「1」を記憶しているビットが検出されなかった場合は、更に左側に隣接するワードを新たに読み出し、同様の処理を行なう。以後、「1」を記憶しているビット検出するまで繰り返す。かくして左端境界が検出される。

(4-A) 次に右端境界の検索を行なう。検索開始点で指定されたビットからこのビットを含むワードの右端ビット(MSB)の中に「1」を記憶しているビットを検出する。

(4-B) そのようなビットが検出されないときは、右側に隣接しているワードの内容を読み出し「1」を記憶しているビットをビットシフト命令を使用して検出する。以下同様の処理を繰り返し右端境界を検索する。

かくして、図形の境界が検索される。

〔発明が解決しようとする課題〕  
しかしながら、この境界検索方式では、「1」を記憶しているビットを見つけるために、ビットシフト命令を使用して1ビットごとにそのデータを判定している。このため、かなり長い処理時間を必要としている。例えば1000ビット間境界点が出現しない場合には1000回もビットシフト命令およびデータ判定の処理を行なわない。本発明の目的は、高速で境界検索を実行して得る境界検索手段を備えた画像処理装置を提供することにある。

〔課題を解決するための手段〕

本発明による画像処理装置は、NビットでなりそのうちのMビット(0 ≤ M ≤ N - 1)がマスクデータを有する

10

20

30

40

50

マスク情報を発生する手段と、このマスク情報と表示メモリから読み出したNビットの表示データとを受け前記マスク情報のうちの前記マスクデータをもたないビットに対応するビットの表示データを出力する手段と、出力された各ビットの表示データを検出しこれらのうちの所定の論理レベルを有するビットに関連するビット位置情報を発生する手段とを備える。

上記マスク情報においてマスクデータを有するビットの数および/又は位置は制御データによって可変できる。

検索開始点で指定されるビットを有する1ワードの処理に際しては、まず、そのビットの位置と対応する位置のビット以外のすべてのビットがマスクデータを有するようなマスク情報が発生される。したがって、検索開始点では指定されるビットのデータだけが位置情報発生手段に供給される。このビットのデータが所定の論理レベルとしての「1」をとっているならば、その情報が直ちに得られ境界検索を中止できる。「0」であるならば、左および右方向の境界検索がスタートする。この場合、マスク情報は、少なくとも検索開始点で指定されるビット位置に対応する位置の隣のビットから左又は右端のビットまでがマスクデータをもつ。したがって検索開始点で指定されるビットを有するワードの中に「1」のビットがあればそのビットに関連する位置情報が得られる。このワードの中に境界が存在しないときは、隣接する1ワードが読み出される。この場合は、マスク情報のすべてのビットはマスクデータをもたない。したがって、読み出された1ワードのすべてのビットはデータは位置情報発生手段に供給され、「1」を記憶しているビットがあれば、そのビットに関連する位置情報が発生される。かくして、図形の境界検索が短時間のうちに終了する。

〔実施例〕

以下、本発明の実施例について図面を参照しながら詳細に説明する。

第1図は本発明の一実施例を示すブロック図である。シーケンサ1は表示メモリ8を管理しかつCRT9の表示画面に図形を描画する。CRT9の表示画面の1ドットは表示メモリ8の1ビットにそれぞれ対応している。表示メモリ8の1ワードは16ビットで構成されている。シーケンサ1は図示しないホストプロセッサから塗りつぶし命令を受けると、本発明に従って設けられた第1および第2のレジスタ2および3、マスク情報発生回路4、第1ないし第16のマスクゲート5-0ないし5-15、位置情報発生器6、ならびに表示メモリ制御回路7を用いて、塗りつぶすべき図形の境界を検索する。

第10図(A)に塗りつぶすべき図形の一例を示す。この図形の境界は太い線100で示されその内側領域101が任意の模様で塗りつぶされるとする。第10図(B)は第10図(A)で示した図形の1つの水平ライン $L_n$ とその上下に位置する水平ライン $L_{n+1}$ 、 $L_{n-1}$ とにおける表示メモリ8の各ワードのデータマップの拡大図であり、同図(C)

は他の水平ライン $L_0$ とその上下に位置する水平ライン $L_{b+1}, L_{b-1}$ における表示メモリ8の各ワードのデータマップの拡大図である。各ワードにおいて左端のビットが最下位ビットである。第10図(B), (C)で×印は「1」でも「0」でもよいことを示す。

第1図に戻って、シーケンサ1は図示しないホストプロセッサから塗りつぶし命令と共に境界検索開始点の情報を受けとる。シーケンサ1はまず境界検索開始点のビット「1」か「0」かを判別する。このために、シーケンサ1は表示メモリ制御回路7に境界開始点で指定される1ワードのデータを表示メモリ8から読み出すように指示する。これに回答して、表示メモリ制御回路7はそのワードのアドレスをアドレスバス71に出力し表示メモリ8からのそのワードのデータをデータバス72を介して入力する。境界検索開始点で指定されたビットを有する1ワードの16ビットのデータ $MD_0$ ないし $MD_15$ は第1ないし第16のマスクゲート5-0ないし5-15にそれぞれ供給される。この後、シーケンサ1は、境界検索開始点で指定されたビットの位置を示すデータを第1および第2のマスクレジスタ2,3に書き込む。1ワードが16ビットで構成されるので、マスクレジスタ2,3にはそれぞれ4ビット構成のデータが書込まれる。マスクレジスタ2,3の内容はマスク情報発生回路4にされる。

第2図に示すように、マスク情報発生回路4は第1および第2のマスクROM41および42と16個のANDゲートで構成されるANDゲート回路43とを有する。第1のマスクレジスタ2の内容は第1のマスクROM41のアドレス情報として供給され、第2のマスクレジスタ3の内容は第2のマスクROM42のアドレス情報として供給される。第1のマスクROM41は、4ビットのアドレス情報“0”ないし“F”の夫々に対して第3図(A)に示す16ビットの出力 $X_0$ ないし $X_3$ を発生し、第2のマスクROM42は4ビットのアドレス情報“0”ないし“F”の夫々に対して第3図(B)に示す16ビットの $Y_0$ ないし $Y_3$ を発生する。第1のマスクROM41の16ビット出力 $X_0$ ないし $X_3$ の各々はANDゲート回路43の16個のANDゲートの各々の第1の入力端子に供給され、第2のマスクROM42の16ビット出力 $Y_0$ ないし $Y_3$ は16個のANDゲートの各々の第2の入力端子に供給される。ANDゲート回路43からの16ビットの出力がマスク情報4-0ないし4-Fとして発生される。検索開始点で指示されるビットの位置データが“A”であるとすると、第3図(A)および(B)から明らかなように、マスク情報データ4-0ないし4-Fは“0000 0000 0010 0000”となる。すなわち、マスク情報のうちA番目のビット4-A以外のすべてのビット4-0ないし4-9および4-Bないし4-Fがマスクデータ“0”を取り、“A”番目のビット4-Aだけが非マスクデータ“1”を取る。マスク情報データ4-0ないし4-Fはマスクゲート5-0ないし5-15にそれぞれ供給される。

マスクゲート5-0ないし5-15の各々は、ANDゲート5

4、インバータ51、ORゲート57および二つトランスファゲート52,53を有し、図示のように接続されている。トランスファゲート52,53はシーケンサ1からの論理制御信号55によって制御される。すなわち、論理制御信号55が「1」のときはトランスファゲート52は開き、「0」のときはインバータ56によってトランスファゲート53が開く。境界検索問題点のデータを検索するときは、信号55は「1」をとる。かくして、境界検索開始点のデータが「1」のときは、マスクゲート5-0ないし5-15の出力5-00ないし5-150のうちA番目の出力5-100のみが「1」をとり、残りの出力はすべて「0」となる。一方、境界検索開始点のデータが「0」のときはすべての出力5-00ないし5-150は「0」を取る。マスクゲートの出力5-00ないし5-150は位置情報発生回路6に供給される。

位置情報発生回路6はシーケンサ1から検索方向情報61,62を受けこの情報に応じてマスクゲート出力5-0ないし5-150のどのビットが「1」または「0」を取っているかを示す位置情報を出力63ないし66に発生し、さらには検索を進めることを示す前進情報を出力67に検索を後退させることを示す後退情報を出力68にそれぞれ発生する。これら位置情報63ないし66、前進情報67および後退情報68はシーケンサ1に供給される。位置情報発生回路6は第5図に示すようにPLA構成とされている。第5図において、縦方向の各信号線と横方向の各信号線との交点にある丸印はこれらの間の電気的接続を示す。二つのNANDゲートNA、二つのNORゲートNO、18個のANDゲートAN1および15個のORゲートORの各々は、丸印で示した複数の入力に対しそれぞれNAND処理、NOR処理、AND処理およびOR処理を行なう。各トランスファゲートTGは検索方向情報61および62、2-4デコーダ69ならびに4つのANDゲートAN2によって展開が制御される。かくして、マスクゲート5-0ないし5-15からの16ビットの出力5-00ないし5-150に対して位置情報発生回路6が発生する位置情報63ないし66、前進情報67および後退情報68の関係は、検索方向情報61,62が“00”のときは第6図のようになり、“01”のときは第7図のようになる。検索方向情報61,62が“10”のときは第8図の関係が得られ、“11”のときは第9図の関係が得られる。すなわち、第6図では最上位ビット(MSB)の入力5-150からみて最初に「1」をとるビットの直前のビットの位置が境界点位置情報として得られている。ただし、最上位ビット(MSB)の入力が「1」のときは境界点位置情報は「0」となり後退情報が「1」となる。すべての入力5-00ないし5-150が「0」のときは境界点位置情報は「0」となり前進情報が「1」となる。第7図では、最下位ビット(LSB)の入力5-00からみて最初に「1」をとるビットの直前のビットの位置が境界点位置情報として得られている。ただし、LSBビット5-00が「1」のときは「1」の後退情報が得られ、すべての入力5-00

ないし5-150が「0」のときは「1」の前進情報が得られる。第8図では、MSBビット5-150からみて最初に「0」をとるビットの位置が境界点位置情報として得られている。すべてのビット5-00ないし5-150が「1」のときは「1」の前進情報が得られる。第9図ではLSBビット5-00からみて最初に「0」をとるビットの位置が境界点位置情報として得られる。すべてのビット5-00ないし5-150の「1」のときは前進情報が「1」となる。なお、第6図ないし第9図で、×印で示したビットは「0」でも「1」でも取ってよいことを示している。

境界検索開始点によって指示されたビットのデータを検索するとき、シーケンサ1は“00”の検索方向情報61, 62を位置情報発生回路6に与える。したがって、同回路6の入力に対する出力の関係は第6図のとおりとなる。前述のように、検索開始点によって指示されたビットが「1」をとっていると、A番目のマスクゲート出力5-100のみが「1」となる。したがって、境界位置情報63ないし66は“11”のデータをとる。このとき、前進情報67および後退情報68は共に「0」である。これらの情報はシーケンサ1に供給される。したがって、シーケンサ1は検索開始点が境界にあると見なし検索を中止する。エラーメッセージ出力等の処理に入る

一方、第10図に示すように、塗りつぶすべき図形の境界100の内側領域101の中に検索開始点Sが与えられた場合には、第10図(B)に示すように、検索開始点Sで指定されるビットを有するワード $W_{a,c}$ のすべてのビット「0」である。したがって、マスクゲート出力5-00ないし5-150はすべて「0」である。この結果、“0”の境界点位置情報63ないし66が得られ「1」の前進情報が得られる。かくして、シーケンサ1は検索開始点Sは境界上ないと判断し、検索開始点Sから左方向のある各ビットの「0」→「1」の検索を行なう。以下、この検索を「左方向1←0検索」と呼ぶ。この検索においては、シーケンサ1は「1」の論理制御信号55を発生し、検索方向情報61,62を“00”とする。

左方向1←0検索は以下の手順で行なわれる。

(1) 検索開始点Sで指定されるビットを有するワード $W_{a,c}$ の該ビットから最下位ビットまでの中に「1」を記憶しているビットがあるかを検出するために、シーケンサ1は第1のマスクレジスタ2に“0”を第2のマスクレジスタ3に検索開始点Sで指定されるビットの位置である“A”を書き込む。この結果、マスク情報発生回路4からの出力4-0ないし4-Fは第3図(A), (B)から明らかなように“1111 1111 1110 0000”となる。すなわち、マスク情報データ4-Bないし4-Fがマスクデータ“0”をとり、それ以外は非マスクデータ“1”をとる。検索開始点Sで指定されるA番目のビットが「0」であることは前述の検索開始点データ検索処理で解っているので、第2のマスクレジスタ3には“9”を書込んで

もよい。この場合は、マスク情報データ4-0ないし4-Fは“1111 1111 1100 0000”となる。このマスク情報はマスクゲート5-0ないし5-15にそれぞれ供給される。マスクゲート5-0ないし5-15にはワード $W_{a,c}$ のデータも供給されている。したがって、マスクゲート出力5-00ないし5-100(または5-90ビットではワード $W_{a,c}$ のLSBから第A番目(又は第A-1番目)までのデータとなり、残りの出力は「0」となる。第10図の例では、ワード $W_{a,c}$ のすべてのビットは「0」をとっているため、すべてのマスクゲート出力5-00ないし5-150は「0」となる。したがって、第6図から明らかなように、境界点位置情報63ないし66は「0」であり、「1」の前進情報67が出力される。

(2) これらの情報をもとにシーケンサ1はワード $W_{a,c}$ の検索開始点Sで指定されるビットからLSBまでに「1」を記憶しているビットは存在しないと判断するので、表示メモリ制御回路7を介してワード $W_{a,c}$ の左隣りにあるワード $W_{a,c-1}$ をアクセスしそのデータを読み出す。シーケンサ1はさらに第1のマスクレジスタ2に“0”を第2のマスクレジスタ3に“F”をそれぞれ書込む。これによって、第3図(A), (B)から明らかなようにマスク情報のデータ4-0ないし4-Fはすべて“1”(非マスクデータ)となる。この結果、マスクゲート5-0ないし5-15は読み出したワード $W_{a,c-1}$ のすべてのビットのデータを出力する。第10図の例ではワード $W_{a,c-1}$ のすべてのビットは“0”である。したがって、境界点位置情報63-66は「0」となり、前進情報67は「1」となる。

(3) シーケンサ1は得られた情報をもとにこのワード $W_{a,c-1}$ にも「1」を記憶しているビットがないことを判別するので、ワード $W_{a,c-1}$ の左隣りのワードの内容を読み出し、検索を行なう。第1,第2のマスクレジスタ2,3の内容を書き替えは必要はない。

(4) 境界情報を含むワード $W_{a,c-1}$ が読み出された結果、マスクゲート出力5-00ないし5-150は“×××× ×××× ×××× ×××10”となる。この出力が位置情報発生回路6に供給される結果、第6図から明らかなように、位置点位置情報63-66は“15”(F)となり、前進情報67および後退情報68は共に“0”となる。かくして、シーケンサ1は塗りつぶすべき図形領域101の1水平ライン $L_a$ 上における左端境界 $B_{aL}$ がワード $W_{a,c-n}$ の最上位ビットにあることを検出するラインLの上における左方向1←0検索が終了する。

シーケンサ1はこの後検索開始点Sから右方向にある各ビットの「0」→「1」の検索を行なう。この検索を以下では「右方向0→1検索」と呼ぶ。この検索においては、論理制御信号55は“1”とされ検索方向情報61,62は“01”とされる。したがって、位置情報発生回路6の入出力関係は第7図のとおりとなる。右方向0→1検索の手順は以下のとおりである。

10

20

30

40

50

(1) シーケンサ1は検索開始点Sによって指定されるビットを有するワード $W_{a,c}$ のデータを読み出しマスクゲート5-0ないし5-15に供給する。さらにシーケンサ1は第1のマスクレジスタ2に“A”又は“B”を書き込み、第2のマスクレジスタ3に“F”を書き込む。この結果、マスク情報出力4-0ないし4-Fは“0000 0000 0011 1111”又は“0000 0000 0001 1111”となる。すなわち、出力4-0ないし4-A(又は4-B)までがマスクデータ“0”をとる。したがって、マスクゲート出力5-100(又は5-110)ないし5-150がワード $W_{a,c}$ の対応するビットのデータをとる。第10図で示した例ではワード $W_{a,c}$ のすべてのビットは「0」であるので、すべてのマスクゲート出力5-00ないし5-150は「0」となる。したがって、第7図から明らかなように境界点位置情報66-66は「0」となり前進情報67が「1」となる。

(2) これらの情報によってシーケンサ1はワード $W_{a,c}$ の検索開始点Sで指定されるビットから最上位ビットまでの中に「1」を記憶しているビットは存在しないことを判定するので、ワード $W_{a,c}$ の右隣りにあるワード $W_{a,c+1}$ が読み出される。また、第1および第2のマスクレジスタ2,3は“0”および“F”がそれぞれ格納される。したがって、すべてのマスク情報出力40ないし4-Fは非マスクデータ“1”となり、ワード $W_{a,c+1}$ のデータがマスクゲート5-0ないし5-15から出力される。第10図では、ワード $W_{a,c+1}$ のデータはすべて“0”であるので、境界点位置情報63-66は「0」となり前進情報67が「1」となる。

(3) このワード $W_{a,c+1}$ には「1」を記憶しているセットが存在しないことが判定されるのでその右隣のワードを読み出し検索を続ける。レジスタ2,3の内容は変更しない。

(4) 右端境界情報を含むワード $W_{a,c+n}$ が読み出される結果、マスクゲート出力5-00ないし5-150は“1××××××××××××××××”となる。第7図から明らかなように、境界点位置情報63-66は、“15”(F)となり「1」の後退情報68が発生させる。後退情報68が「1」であるから境界点位置情報“15”はワード $W_{a,c+n}$ の左隣のワード $W_{a,c+(n-1)}$ の最上位ビットを示している。すなわち、シーケンサ1はライン $L_n$ 上における右端境界 $B_{a,n}$ がワード $W_{a,c+(n-1)}$ の最上位ビットにあることを判定する。

かくして、塗りつぶすべき領域101の一水平ライン $L_n$ 上における左端境界 $B_{a,1}$ および右端境界 $B_{a,n}$ が検索され確定される。

ライン $L_n$ の左端および右端境界の検索が終了したので、このライン $L_n$ の上に位置するライン $L_{n+1}$ 又は下に位置するライン $L_{n-1}$ での境界検索が上述の処理と同様にして実行される。すなわち、ワード $W_{a,c}$ の上にあるワード $W_{a+1,c}$ 又は下にあるワード $W_{a-1,c}$ のデータを読み出し、検索開始点Sによって指定されるビット位置と同じビッ

ト位置から左方向1←0検索を行なう。この検索が済むと右方向0→1検索を行なう。

第10図(A)に示すように、塗りつぶすべき領域101は単純な矩形領域ではなく、一部が凹んだ形となっている。すなわち、第10図(C)にライン $L_n$ のデータマップを示すように、ライン $L_n$ で境界線100-1に対応する部分の各ビットはすべて“1”となっており、かつライン $L_n$ では4つの境界点 $Bb_1$ ないし $Bb_4$ が存在することになる。境界点 $Bb_1$ は左方向1←0検索によって検出でき、境界点 $Bb_4$ は右方向0→1検索によって検出できる。境界点 $Bb_2$ は右方向0→1検索によって検出することはできるが、検索開始点Sを通る垂直線の左側に位置する各ワードに対して左方向1←0検索と右方向0→1検索との2回の検索を行なう必要がある。同様に、境界点 $Bb_3$ は左方向1←0検索によって検索することができるが、上記垂直線の右側に位置する各ワードに対して2回の検索を必要とする。このような問題点をも解決するために、第1図に示した境界検索回路は左方向0←1検索および1→0検索の機能を有している。

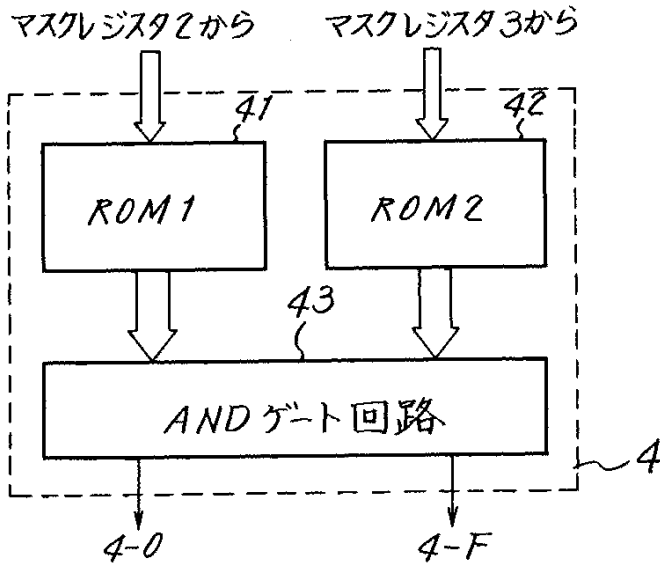
すなわち、ライン $L_n$ の境界線100-1上に位置しかつ検索開始点Sの左側にあるワード、例えば $W_{b,d}$ が読み出されると、シーケンサ1は左方向0←1検索を実行する。この検索では、第1および第2のマスクレジスタ2,3に左方向1←0検索時と同じデータ“0”、“F”を書き込む。また、論理制御信号55を「0」にし、検索方向情報61,62を“10”とする。マスク情報出力4-0ないし4-Fはすべてデータ“1”をとるが、第4図から明らかなように、各データはインベータ51によって反転されまたトランスファゲート53が開いてORゲート57の出力を転送する。したがって、マスクゲート出力5-00ないし5-150はワード $W_{b,d}$ の各ビットのデータとなる。位置情報発生回路6の入出力関係は第8図によって示される。第10図の例では、ワード $W_{b,d}$ のデータはすべて“1”である。したがって、境界点位置情報63-66は“0”となり「1」の前進情報67が得られる。シーケンサ1はワード $W_{b,d}$ の中に「0」を記憶しているビットは存在しないと判定し、その左側のワード $W_{b,d-1}$ を読み出す。レジスタ2,3の内容は変化しない。ワード $W_{b,d-1}$ のデータは“0000 0000 0111”である。したがって、境界点位置情報63-66は“12”(C)となり前進情報67、後退情報68は共に“0”となる。この結果、シーケンサ1はワード $W_{b,d-1}$ の第C番目のビットがライン $L_n$ 上の境界点 $Bb_2$ であることを判定する。ワード $W_{b,d-1}$ の左側にある各ワードに対しては左方向←0に検索を行ない境界点 $Bb_1$ を検出する。

検索開始点Sを通る垂直線の右側にあるライン $L_n$ 上のワード、例えば $W_{b,e}$ が読み出されると、右方向1→0検索を実行する。このときの検索では、マスクレジスタ2,3のデータを変化しない。論理制御信号55は“0”に検索方向情報61,62は“11”とされる。位置情報発生回路6の入

出力関係は第9図に示される。ワード $W_{b_i}$ のデータはすべて“1”であるから、境界点位置情報63-66は“0”を示し前進情報67は“1”となる。したがって、右隣りのワード $W_{b_{i+1}}$ が読み出される。このワードのデータは“1110 0000 0000 0000”であるので、境界点位置情報63-66は“3”を示し前進情報67および後退情報68は共に“0”となる。かくして、ワード $W_{b_{i+1}}$ の第3ビットがライン $L_b$ 上の境界点 $Bb_3$ として検出される。次の右隣りのワードからは右方向0→1検索が実行され、その結果、境界点 $Bb_4$ が検出される。

検索開始点Sによって指定されるビットと同じ位置情報をもつビットを含むライン $L_b$ でのワードに対しては、そのビットから最下位ビットまでに左方向0←1検索を行ない、そのビットの次のビットから最上位までに右方向1→0検索を行なう。そのビットの位置が“A”であるとすると、左方向0←1検索の場合は第1および第2のマスクレジスタ2,3に“0”, “A”をそれぞれ書き込み制御信号55を“0”とする。したがって、B番目のビットからMSBまでは“1”に固定される。つまり、データ“1”がこのときはマスクデータとする。右方向1→0検索の場合は第1,第2のマスクレジスタ2,3に“B”, “F”をそれぞれ書き込み制御信号55を“0”とする。したがって、LSBからA番目のビットまでがマスクデータ“1”でマスクされる。 \*

【第2図】



\* かくして、1回の検索でライン $L_b$ での4つ境界線 $Bb_1$ ないし $Bb_4$ が検出される。

本発明は上記実施例に限定されず、種々の変更が可能である。例えば、マスク情報発生回路4および位置情報発生回路6は回路構成が複雑化されるが各種の論理ゲートの組み合わせで同じ機能を実行できる。

【発明の効果】

以上のとおり、本発明による境界検出手段を備えた画像処理装置は、ビットシフト命令を一切不要としているので、塗りつぶすべき領域の境界を高速に検出できる。

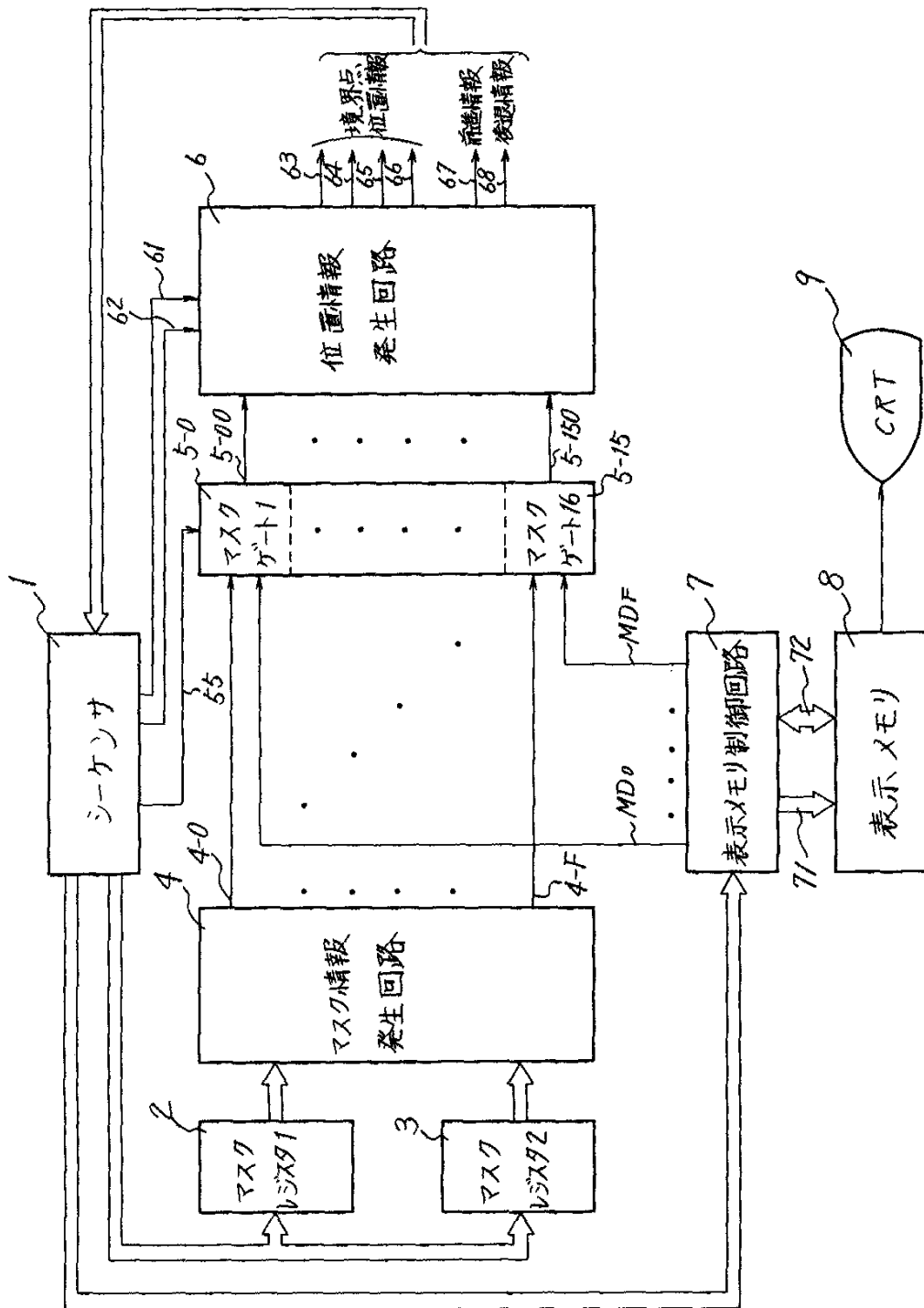
【図面の簡単な説明】

第1図は本発明の一実施例を示すブロック図、第2図は第1図で示したマスク情報発生回路4を示すブロック図、第3図(A)および(B)はそれぞれ第2図に示した第1および第2のマスクROM1および42の入出力データ関係を示すテーブル図、第4図は第1図で示した各マスクゲート5の回路図、第5図は第1図で示した位置情報発生回路6の回路図、第6図、第7図、第8図および第9図はそれぞれ位置情報発生回路6の入出力データ関係を示すテーブル図、第10図(A), (B)および(C)はそれぞれ塗りつぶすべき領域の一例を示すパターン図、ライン $L_b$ でのデータマップ拡大図、ライン $L_b$ でのデータマップの拡大図である。

【第3図(A)】

		ROM 1			
出力 入力		X <sub>0</sub>	X <sub>1</sub>	X <sub>2</sub>	X <sub>3</sub>
		(LSB)			(MSB)
0		1111	1111	1111	1111
1		0111	1111	1111	1111
2		0011	1111	1111	1111
3		0001	1111	1111	1111
4		0000	1111	1111	1111
5		0000	0111	1111	1111
6		0000	0011	1111	1111
7		0000	0001	1111	1111
8		0000	0000	1111	1111
9		0000	0000	0111	1111
A		0000	0000	0011	1111
B		0000	0000	0001	1111
C		0000	0000	0000	1111
D		0000	0000	0000	0111
E		0000	0000	0000	0011
F		0000	0000	0000	0001

【第1図】

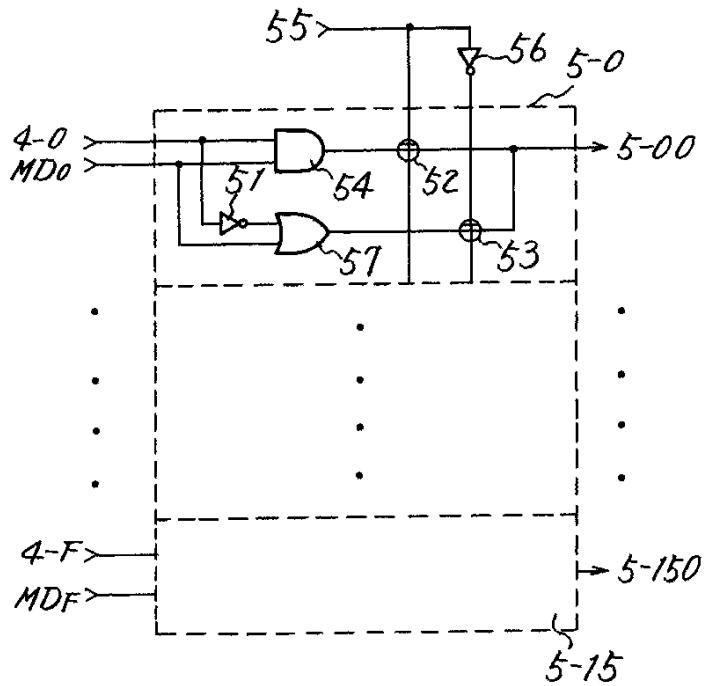


【第3図(B)】

ROM2

出力 入力	Y <sub>0</sub> (LSB)	-----	Y <sub>15</sub> (MSB)
0	1000	0000	0000 0000
1	1100	0000	0000 0000
2	1110	0000	0000 0000
3	1111	0000	0000 0000
4	1111	1000	0000 0000
5	1111	1100	0000 0000
6	1111	1110	0000 0000
7	1111	1111	0000 0000
8	1111	1111	1000 0000
9	1111	1111	1100 0000
A	1111	1111	1110 0000
B	1111	1111	1111 0000
C	1111	1111	1111 1000
D	1111	1111	1111 1100
E	1111	1111	1111 1110
F	1111	1111	1111 1111

【第4図】



【第6図】

(左方向1←0検索)

入力 5-00-----5-150 (LSB) MSB	境界点 位置情報	前進	後退
XXXXXXXX XXXXXXX1	0	0	1
XXXXXXXX XXXXXXX10	15(F)	0	0
XXXXXXXX XXXXXXX100	14(E)	0	0
XXXXXXXX XXXXXXX1000	13(D)	0	0
XXXXXXXX XXXXXXX10000	12(C)	0	0
XXXXXXXX XX1000000	11(B)	0	0
XXXXXXXX X10000000	10(A)	0	0
XXXXXXXX 100000000	9	0	0
XXXXXXXX1 00000000	8	0	0
XXXXXXXX10 00000000	7	0	0
XXXXXXXX100 00000000	6	0	0
XXXXXXXX1000 00000000	5	0	0
XXXXXXXX10000 00000000	4	0	0
XXXXXXXX100000 00000000	3	0	0
XXXXXXXX1000000 00000000	2	0	0
XXXXXXXX10000000 00000000	1	0	0
XXXXXXXX100000000 00000000	0	1	0

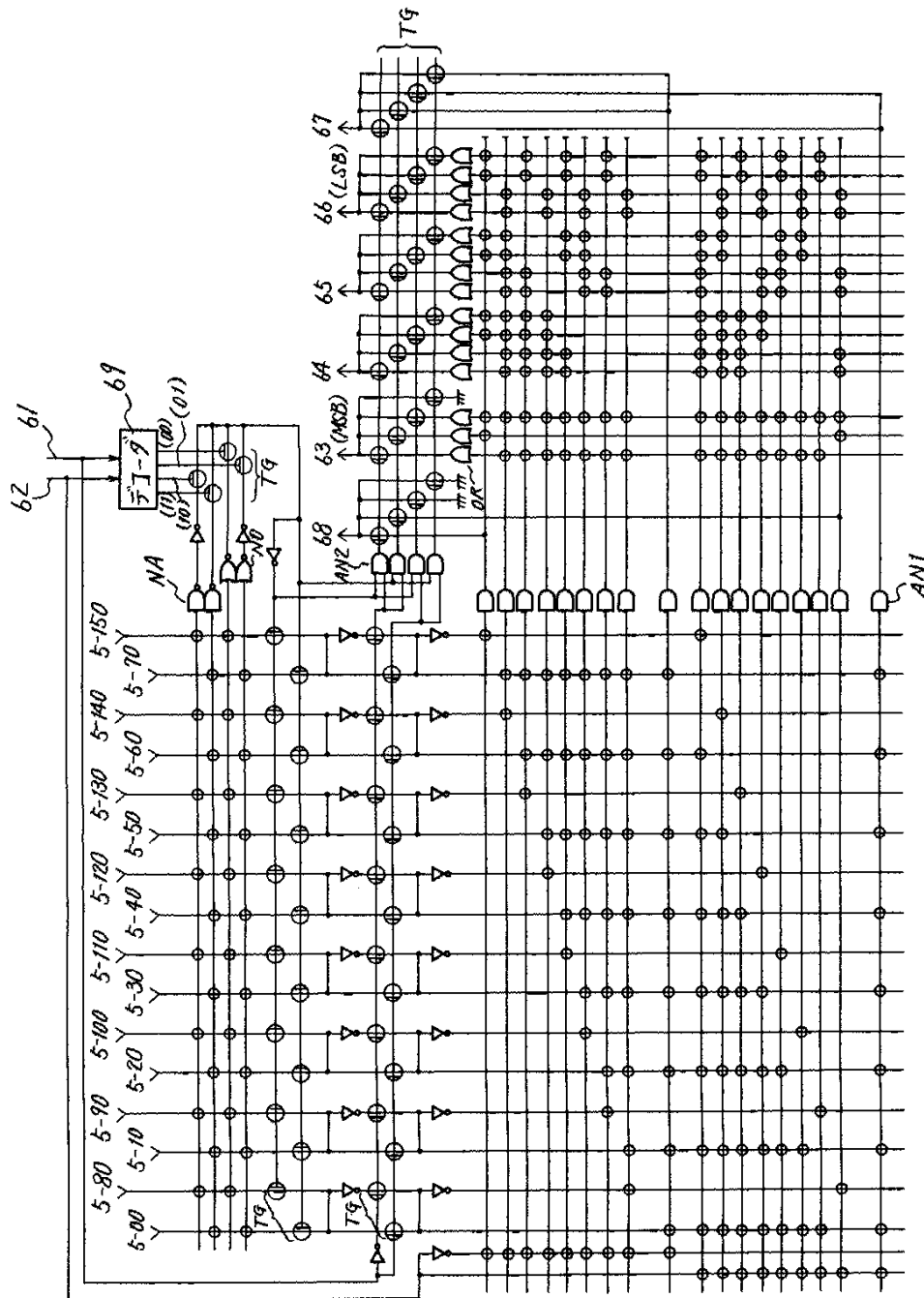
【第7図】

(右方向0→1検索)

入力 5-00-----5-150 (LSB) (MSB)	境界点 位置情報	前進	後退
00000000 00000001	14(E)	0	0
00000000 0000001X	13(D)	0	0
00000000 000001XX	12(C)	0	0
00000000 00001XXX	11(B)	0	0
00000000 0001XXXX	10(A)	0	0
00000000 001XXXXX	9	0	0
00000000 01XXXXXX	8	0	0
00000000 1XXXXXXX	7	0	0
00000001 XXXXXXXX	6	0	0
0000001X XXXXXXXX	5	0	0
000001XX XXXXXXXX	4	0	0
00001xxx XXXXXXXX	3	0	0
0001xxxx XXXXXXXX	2	0	0
001xxxxx XXXXXXXX	1	0	0
01xxxxxx XXXXXXXX	0	0	0
1xxxxxxx XXXXXXXX	15(F)	0	1
00000000 00000000	0	1	0



【第5図】



【第8図】

【第9図】

(左方向0→1検索)

(右方向1→0検索)

入力		境界点 位置情報	前進	後退
5-00-----5-150 (LSB)	-----5-150 (MSB)			
XXXXXXXX	XXXXXXXX0	15 (F)	0	0
XXXXXXXX	XXXXXXXX01	14 (E)	0	0
XXXXXXXX	XXXXX011	13 (D)	0	0
XXXXXXXX	XXXX0111	12 (C)	0	0
XXXXXXXX	XXX01111	11 (B)	0	0
XXXXXXXX	XX011111	10 (A)	0	0
XXXXXXXX	X0111111	9	0	0
XXXXXXXX	01111111	8	0	0
XXXXXX0	11111111	7	0	0
XXXXXX01	11111111	6	0	0
XXXXXX011	11111111	5	0	0
XXXX0111	11111111	4	0	0
XXX01111	11111111	3	0	0
XX011111	11111111	2	0	0
X0111111	11111111	1	0	0
01111111	11111111	0	0	0
11111111	11111111	0	1	0

入力		境界点 位置情報	前進	後退
5-00-----5-150 (LSB)	-----5-150 (MSB)			
11111111	11111110	15 (F)	0	0
11111111	1111110X	14 (E)	0	0
11111111	111110XX	13 (D)	0	0
11111111	11110XXX	12 (C)	0	0
11111111	1110XXXX	11 (B)	0	0
11111111	110XXXXX	10 (A)	0	0
11111111	10XXXXXX	9	0	0
11111111	0XXXXXXX	8	0	0
11111110	XXXXXXXX	7	0	0
1111110X	XXXXXXXX	6	0	0
111110XX	XXXXXXXX	5	0	0
11110XXX	XXXXXXXX	4	0	0
1110XXXX	XXXXXXXX	3	0	0
110XXXXX	XXXXXXXX	2	0	0
10XXXXXX	XXXXXXXX	1	0	0
0XXXXXXX	XXXXXXXX	0	0	0
11111111	11111111	0	1	0

【第10図】

